PATENT ABSTRACTS OF JAPAN

(11) Publication number: 02105446 A

(43) Date of publication of application: 18.04.90

(51) Int. CI

H01L 23/29 H01L 23/31 H05K 3/28

(21) Application number: 63258677

(22) Date of filing: 13.10.88

(71) Applicant:

NEC CORP

(72) Inventor:

MORIYAMA YOSHIFUMI

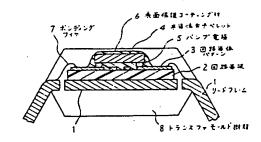
(54) HYBRID INTEGRATED CIRCUIT

(57) Abstract:

PURPOSE: To prevent a resin from being injected into a part between a pellet and a circuit substrate and to prevent a warp of the substrate, a crack of the pellet and a disconnection of a bump connection part by a method wherein a semiconductor element and the like to be bump-connected and mounted on the circuit substrate on a lead frame are coated with a surface-protective coating material which is different from a transfer molding resin.

CONSTITUTION: A circuit substrate 2 is mounted on a lead frame 1; a semiconductor element pellet 4 is mounted on the circuit substrate 2 via a bump electrode 5 and is coated with a surface-protective coating resin 6. A circuit conductor pattern 3 on the circuit substrate 2 is connected to a lead of the lead frame 1 by using a bonding wire 7; a whole assembly is sealed with a transfer molding resin 8. A silicone resin of a low elastic modulus or an epoxy resin of a coefficient of low thermal expansion is preferable as a surface-protective coating agent.

COPYRIGHT: (C)1990,JPO&Japio



⑩日本区特許庁(JP)

(1) 特許出願公開

⑫ 公 開 特 許 公 報 (A)

平2-105446

Oint. Cl. 5

識別配号

厅内签理番号

每公開 平成2年(1990)4月18日

H 01 L 23/29 23/31 H 05 K 3/28

G 6736-5E

6412-5F H 01 L 23/30

東京都港区芝5丁目33番1号

B (全4頁)

審査請求 未請求 請求項の数 1

❷発明の名称□

混成集務回路

⑨特 頭 昭63-258677

空出 頭 昭冠(1988)10月13日

個発明者

好文

東京都港区芝5丁目33番1号 日本電気株式会社内

^{回出} 顋 人 日本電気株式会社

四代 理 人 弁理士 内 原 晋

明 組 3

発明の名称

混成集積回路

特許請求の範囲

回路業子をパンプ電低を介して搭載した回路器板と該回路器板を封止した樹脂を少くとも含む風成無限回路において、少くとも前記回路業子を保護用のコーティング村で覆ったことを特徴とする混成集積回路。

発明の詳細な説明

〔産業上の利用分野〕

本発明は混成無限回路に関し、特に、回路器板上に半導体業子ペレットおよび浮展受動業子ペレットおよび浮展受動業子ペレットあるいは電子部品業片を、バンプ接続指載してなる混成集限回路装置に関する。

(従来の技術)

従来、この意の選成集積回路装置は、第3図に

示すように、リードフレーム 1 ~ 上に事体の回路パターン 3 ~ を有する回路 55 版 2 ~ を設け、その上に半導体業子ペレット 4 ~ をマウント 列 1 0 を用いて搭載し、半導体業子ペレット 4 ~ 電低部と回路 56 版 2 ~ 上の電低部とをポンディングワイヤーにより接続し、しかる後にトランスファモールド閉路により対止している。

(発明が解決しようとする誤題)

特別平2-105446 (2)

るケースも生じるという欠点がある。

これらの同題を防止するためには、回路蓋板上 の実装密度を向上させ回路蓋板面積をできるだけ 小さいものにする必要がある。

ボチベレットと回路 及板電板とをパンプ電板に -より接続する方法に、ポンディングエリアが不受 となりこれらの同題を解決するための有用な方法 と考えられている。しかしながら、そうした場合 でもパンプ電極接続を行なって待た回路モジュー ルをトランスファモールドするためにはいくつか の同題点が発生する。すなわち、トランスファモ ールドではモールド樹脂の注入時の温度が170 て以上になることと让入された樹脂が一方向より 第子ペレットを押す状態となるので特に共品はん だにてパンプ形成を行なった場合にはペレットハ ガレの発生する可能性が生じる。また、バンプ接 疑を行なった弟子ペレットは、トランスファモー ルド閉節がペレットと回路碁板との間に入り込み 素子ペレットおよびペレット下部基板に応力を加 えるために、半導体男子のクラック不良あるいは

パンプ接続部のオープン不良となる可能性が高い。

また、半導体素子には栄子の動作上の目的から 解記した実装上の同題点の他に、高無伝導性、α は近へい等の特性を良好にする必要の生じてくる ケースがある。これらの特性もまたトランスファ モールド問題により十分な効果を待ることは国程 となってくる。

(課題を解決するための手段)

本 年明の 混成 集積回路は、回路 業子をバンプ 登 低を介して 搭載した回路 遊板と 接回路 遊板を対止した 閉路を少くとも含む混成 集積回路において、少くとも前記回路 素子を保護用のコーティング材で 茂って成る。

(実施例)

次に、本死明の実施例について図面を参照して 説明する。

第1回は本発明の第1の実施例の断節図である。

この実施例では、リードフレーム1上に回路基

シリコン半導体業子ペレット4の無脚環係及け 約3×10・6 /でであるのに対しトランス無 でであるのに対しトランス無 では、カンスを開工ポキシ間間の では、カンスをは、カードフレームの無 のは、カードフレームの無 のは、カードフレームの がは、カードフレームの がは、カードフレームの がは、カードフレームの のは、カードフレームの のは、カードファモール に、カードフレームの に、カードファモール のは、カードフレームの に、カードフレームの のは、カードフレームの のは、カードフレームの のは、カードファモール のは、カードフレームの に、カードフレームの のは、カードフレームの のは、カードフレームの のは、カードフレームの に、カードフレームの のは、カードフレームの のは、カードの のに、カードの のに、カードの が、カードの に、カードの が、カードの に、カードの に、カーに に、カードの に、カードの に、カードの に、カーに に、カードの に、カーに に、カーに に、カーと

本発明の混成無限回路は、このようにトランスファモールド樹脂で封入する前に表面保護コーティング材により、回路蓋板上にバンア電板によって搭載された半球体素子ペレットあるいは受動素子ペレットをコーティングした構造となっている.

特度 72-105446 (3)

第2回は本先明の第2の実施例の断面図である。

この実施例、回路互仮2、上に半導体素子ペレットは、を搭載し、表面保護用コーティング材6、によって度い、回路互仮電板の回路導体パターン3、とリードフレーム1、のリード部をはんだりによって投校した使トランスファモールド研
桁8で対止している。

この実施例では、回路路板2、上に搭載した半導体素子ペレット 4、 をコーティングするときに、搭載後の回路路板2、をはんだ付けによって接続する方法がとられている。このような構造に、回路路板2、と半導体素子ペレット 4、 がそールドのほぼ中央に配置されることと、リード部と回路路板2、がはんだ接続されるために投続部分の信頼性が非常に高くなる。

(発明の効果)

以上説明したように本発明は、リードフレーム 上の回路盗坂にパンプ接続搭載される半導体素子 等を、トランスファモールド樹脂と異なる表面保 思コーティング材をコーティングすることにより、次のような効果を得ることができる。

また、トランスファモールドの注入されるとき は困難による圧力からペレットを機械的、然的に ほ扱し、ペレット割れ不良の発生を防ぐことで 遠工程不良を大幅に低減できるという効果もある。

また、表面保護コーティング材によりペレット部分が保護されるために後工程でのハンドリングが容易なものとなり、組立不良が大温に低減できることにもなる。

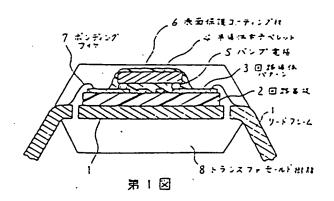
図面の間単な説明

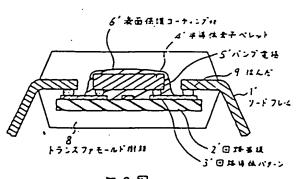
第1図は本発明の第1の実施例を示す断面図、 第2図は本発明の第2の実施例を示す断面図、第 3図は従来例を示す断面図である。

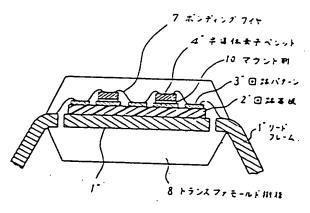
1.1 .1 .1 ... リードフレーム、2.2 ... 2 ... 2 ... 回路導体バターン、4.4 ... 4 ... 半導体素子ペレット、5.5 ... パンプ電優、6.6 ... 表面保護コーティング材、7 ... ポンディングワイヤ、8 ... トランスファモールド樹脂、9 ... はんだ、10 ... マウント剤、

代理人 弁理士 内 原









第3回